



Versió 1.2
04.07.2022

Secció d'Infraestructures

**SERVEI DE SISTEMES D'INFORMACIÓ
I TELECOMUNICACIONS**

Av. Ernest Lluch, 32 TCM3 02 01
Tel. 93 758 21 91
Fax 93 758 23 45



PLEC DE CONDICIONS TÈCNIQUES PER LA MILLORA DE LA XARXA DE TELECOMUNICACIONS DE L'AJUTAMENT DE MATARÓ (FASE II)

PLEC DE CONDICIONS TÈCNIQUES PER LA MILLORA DE LA XARXA DE TELECOMUNICACIONS DE
L'AJUTAMENT DE MATARÓ (FASE II)(FASE II)
SERVEI DE SISTEMES D'INFORMACIÓ I TELECOMUNICACIONS | Versió 1.2 | 04 .07 .2022

CSV (Codi de verificació Segura)	IV7AWCTOOERKRB3VQVSG43SOI	Data i hora	29/08/2022 09:22:30
Normativa	Aquest document incorpora signatura electrònica reconeguda d'acord amb la llei 6/2020, 11 de novembre, reguladora de determinats aspectes dels serveis electrònics de confiança		
Signat per	JUAN PABLO MAGRO MUÑOZ (Cap Servei D'informació I Telecomunicacions)		
Signat per	FERNANDO-JAVIER MORENO VERA (CAP SECCIÓ D'INFRAESTRUCTURES)		
URL de verificació	https://seu.mataro.cat/verifirma/code/IV7AWCTOOERKRB3VQVSG43SOI	Pàgina	1/28






Contingut

1	Objectius	3
2	Motivació	3
3	Calendari d'implantació	3
4	Import màxim del contracte i ampliacions	3
5	Abast i requeriments tècnics del projecte	4
5.1	Visió general de la xarxa municipal	4
5.2	Anella principal i secundària de telecomunicacions	5
5.3	Detall dels equips actuals de l'anella principal i secundària	6
5.4	Resum de la "Fase I" (fase anterior) per la millora de la xarxa corporativa.	19
5.5	Especificacions i configuracions mínimes dels nous equips per l'anella secundària.	20
6	Serveis, instal·lació, configuració, formació, garantia i suport de la solució.	26
7	Annex 1. Taula de connexions d'equips	27

(FASE II)
SERVEI DE SISTEMES D'INFORMACIÓ I TELECOMUNICACIONS | Versió 1.2 | 04 .07 .2022

CSV (Codi de verificació Segura)	IV7AWCTOOERKRB3VQVSG43SOI	Data i hora	29/08/2022 09:22:30
Normativa	Aquest document incorpora signatura electrònica reconeguda d'acord amb la llei 6/2020, 11 de novembre, reguladora de determinats aspectes dels serveis electrònics de confiança		
Signat per	JUAN PABLO MAGRO MUÑOZ (Cap Servei D'informació I Telecomunicacions)		
Signat per	FERNANDO-JAVIER MORENO VERA (CAP SECCIÓ D'INFRAESTRUCTURES)		
URL de verificació	https://seu.mataro.cat/verifirma/code/IV7AWCTOOERKRB3VQVSG43SOI	Pàgina	2/28





1 Objectius

El present document conté les especificacions tècniques que regularan el contracte del subministrament i instal·lació d'equips per millorar la xarxa de telecomunicacions de l'Ajuntament de Mataró.

2 Motivació

La xarxa de telecomunicacions municipal està formada per 47 edificis connectats per fibra òptica monomode pròpia i 186 equips de comunicacions que donen servei a aproximadament 2000 dispositius (ordinadors personals, servidors, impressores, càmeres, biomètrics, sensors, etc...). Aquesta xarxa té connectats també 205 punts d'accés WiFi que donen servei a centenars de smartphones, tauletes i portàtils. La xarxa es complementa amb 20 equipaments on la connectivitat es garanteix per ràdio enllaços WiFi (WIMAX) allà on ara mateix no hi ha viabilitat tècnica i/o econòmica de fer arribar fibra pròpia.

L'antiguitat mitja d'aquests 186 equips de telecomunicacions és d'aproximadament 15 anys, per tant es tracta de tecnologia totalment amortitzada, obsoleta i incapaç d'absorbir la demanda actual de tràfic de dades que necessiten els sistemes TIC municipals. És, per tant, objecte d'aquest contracte renovar els principals equips de xarxa per on passa el percentatge més alt de tràfic actualment.

3 Calendari d'implantació

El termini de lliurament, instal·lació i posada en marxa de la solució de telecomunicacions serà de com a molt sis mesos a partir de la data de la formalització del contracte. L'adjudicatari lliurarà a l'ajuntament un calendari aproximat d'instal·lació abans d'iniciar els treballs i una memòria detallada del material a instal·lar així com dels serveis previstos d'instal·lació i configuració d'aquesta solució que haurà de ser validada pels serveis tècnics de l'Ajuntament abans de l'inici de les feines, la no presentació d'aquesta memòria, o si aquesta es incompleta o insuficient suposarà la resolució del contracte i l'aplicació de la penalització corresponent. El contracte serà vigent fins al 31 de Desembre de 2023 i inclourà la garantia i suport oficial del fabricant dels equips i programari durant 4 anys segons les condicions descrites en aquest plec tècnic.

4 Import màxim del contracte i ampliacions

L'import límit de la oferta serà de 199.686,30 € IVA inclòs. El projecte es facturarà un cop instal·lat tot el material, entregada la documentació final, posat en marxa i comprovat pels serveis tècnics de l'Ajuntament el seu correcte funcionament. El contracte podrà ser ampliat fins a un màxim de 20 % del l'import d'adjudicació per poder millorar altres nodes de telecomunicacions.

(FASE II)

SERVEI DE SISTEMES D'INFORMACIÓ I TELECOMUNICACIONS | Versió 1.2 | 04 .07 .2022

CSV (Codi de verificació Segura)	IV7AWCTOOERKRB3VQVSG43SOI	Data i hora	29/08/2022 09:22:30
Normativa	Aquest document incorpora signatura electrònica reconeguda d'acord amb la llei 6/2020, 11 de novembre, reguladora de determinats aspectes dels serveis electrònics de confiança		
Signat per	JUAN PABLO MAGRO MUÑOZ (Cap Servei D'informació I Telecomunicacions)		
Signat per	FERNANDO-JAVIER MORENO VERA (CAP SECCIÓ D'INFRAESTRUCTURES)		
URL de verificació	https://seu.mataro.cat/verifirma/code/IV7AWCTOOERKRB3VQVSG43SOI	Pàgina	3/28





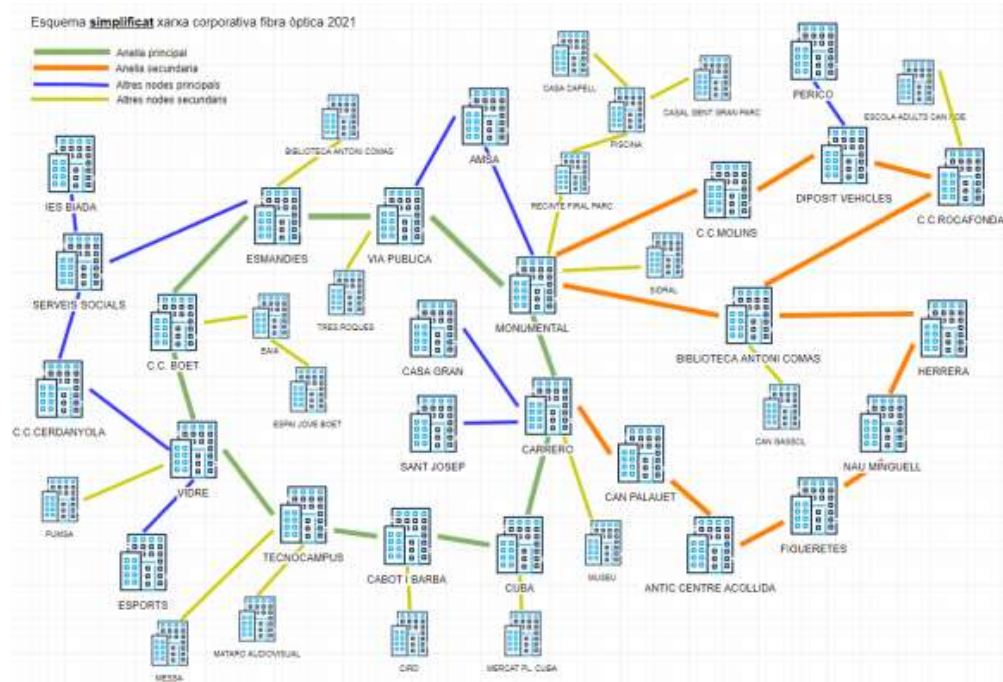
5 Abast i requeriments tècnics del projecte

La solució de telecomunicacions proposada ha de cobrir com a mínim els següents requeriments tècnics.

5.1 Visió general de la xarxa municipal

La xarxa municipal està formada per 48 edificis connectats per fibra òptica monomode pròpia , 186 commutadors ethernet , que donen servei a aproximadament 2000 dispositius.

Aquesta xarxa es divideix en una anella de fibra òptica principal (color verd) per on passa la majoria del tràfic, Una anella secundària (color taronja) . I altres nodes annexos a aquestes dos anelles com es pot veure a la imatge següent.



Esquema simplificat xarxa corporativa Ajuntament de Mataró 2022

(FASE II)
SERVEI DE SISTEMES D'INFORMACIÓ I TELECOMUNICACIONS | Versió 1.2 | 04 .07 .2022

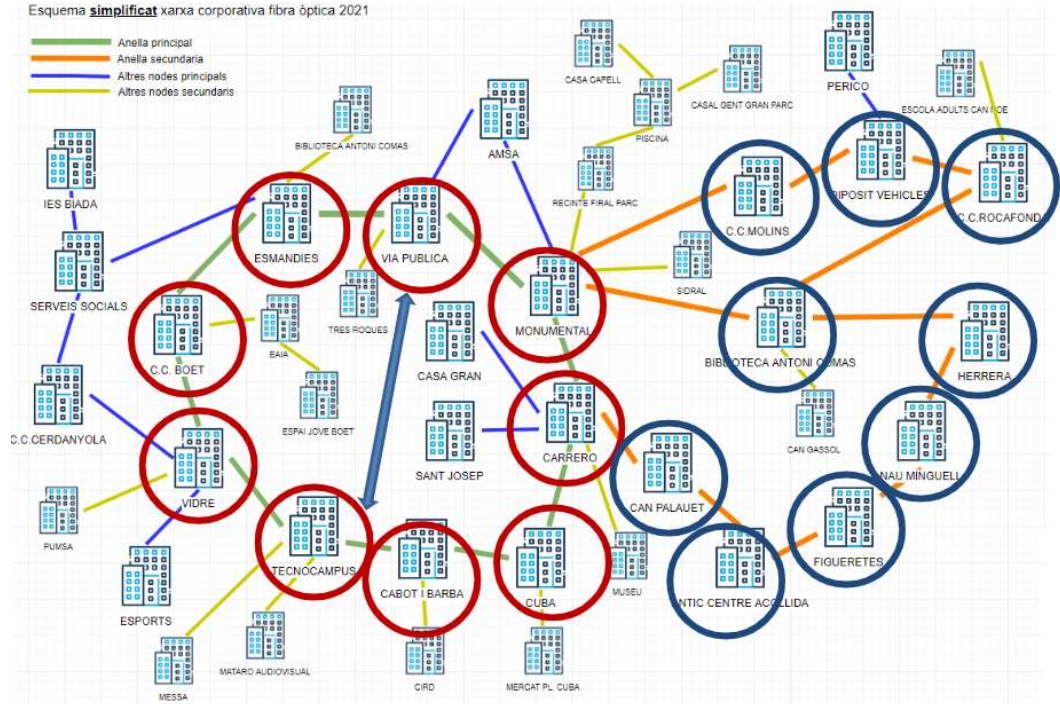
CSV (Codi de verificació Segura)	IV7AWCTOOERKRB3VQVSG43SOI	Data i hora	29/08/2022 09:22:30
Normativa	Aquest document incorpora signatura electrònica reconeguda d'acord amb la llei 6/2020, 11 de novembre, reguladora de determinats aspectes dels serveis electrònics de confiança		
Signat per	JUAN PABLO MAGRO MUÑOZ (Cap Servei D'informació I Telecomunicacions)		
Signat per	FERNANDO-JAVIER MORENO VERA (CAP SECCIÓ D'INFRAESTRUCTURES)		
URL de verificació	https://seu.mataro.cat/verifirma/code/IV7AWCTOOERKRB3VQVSG43SOI	Pàgina	4/28





5.2 Anella principal i secundària de telecomunicacions

Aquest plec es centrarà en **la millora de l'anella secundària de telecomunicacions**, afegint nous equips i noves configuracions dels nodes que la conformen.



Detall de l'anella principal (vermell) i secundària (blau) de telecomunicacions

L'anella principal està formada per 9 nodes de telecomunicacions en 9 edificis o seus municipals distribuïdes per la ciutat i interconnectades per fibra monomode pròpia. L'anella secundària està formada per 9 nodes més de telecomunicacions en altres 9 edificis municipals (veure imatge).

En els edificis de Tecnocampus i Via Pública l'Ajuntament disposa dels Centres de Procés de dades principal i de contingència respectivament. Aquests dos Centres de Procés de dades es troben també interconnectats de forma directa per una estesa de fibra òptica monomode de propietat municipal.

A cada Centre de Procés de dades (CPD) hi ha un equip de Cisco 6500 amb capacitat de nivell 3 (Layer 3 / L3). El 6500 de Tecnocampus és el responsable de l'enrutat del tràfic de tota la xarxa per mitjà de la seva placa de FWSM, això està en procés de canvi com explicarem seguidament.

A cada CPD hi ha instal·lats dos equips de xarxa de DELL S5248F-ON amb sistema DELL OS 10 i GBICS de 25 Gbps on estan connectats la majoria de servidors i sistemes d'emmagatzematge corporatius. Aquests equips de DELL estan alhora connectats als dos Cisco 6500 amb un Etherchannel de diversos ports de 1Gbps.

El detall d'equips de xarxa d'aquestes anelles i dels dos CPDs es relaciona a continuació (5.3).

(FASE II)

SERVEI DE SISTEMES D'INFORMACIÓ I TELECOMUNICACIONS | Versió 1.2 | 04 .07 .2022

CSV (Codi de verificació Segura)	IV7AWCTOOERKRBJ3VQVSG43SOI	Data i hora	29/08/2022 09:22:30
Normativa	Aquest document incorpora signatura electrònica reconeguda d'acord amb la llei 6/2020, 11 de novembre, reguladora de determinats aspectes dels serveis electrònics de confiança		
Signat per	JUAN PABLO MAGRO MUÑOZ (Cap Servei D'informació I Telecomunicacions)		
Signat per	FERNANDO-JAVIER MORENO VERA (CAP SECCIÓ D'INFRAESTRUCTURES)		
URL de verificació	https://seu.mataro.cat/verifirma/code/IV7AWCTOOERKRBJ3VQVSG43SOI	Pàgina	5/28





5.3 Detall dels equips actuals de l'anella principal i secundària

5.3.1 TECNOCAMPUS (CPD PRINCIPAL)

Cisco WS-C6509-E (R7000) processor (revision 1.4) with 458752K/65536K bytes of memory.

Processor board ID SMG1142NEEK

R7000 CPU at 300Mhz, Implementation 0x27, Rev 3.3, 256KB L2, 1024KB L3 Cache

1	48 48-port 10/100/1000 RJ45 EtherModule	WS-X6148A-GE-TX	SAL11434RWH
2	48 48-port 10/100/1000 RJ45 EtherModule	WS-X6148A-GE-TX	SAL11434RVS
3	48 48-port 10/100/1000 RJ45 EtherModule	WS-X6148A-GE-TX	SAL114458C3
4	48 48-port 10/100/1000 RJ45 EtherModule	WS-X6148A-GE-TX	SAL114458BW
5	9 Supervisor Engine 32 8GE (Active)	WS-SUP32-GE-3B	SAD094406RS
6	9 Supervisor Engine 32 8GE (Hot)	WS-SUP32-GE-3B	SAL11434W8D
7	6 Firewall Module	WS-SVC-FWM-1	SAD114104BW
8	6 Firewall Module	WS-SVC-FWM-1	SAD114104FT

Dos equips de DELL:

Dell EMC Networking OS10-Enterprise

Copyright (c) 1999-2019 by Dell Inc. All Rights Reserved.

OS Version: 10.4.3.6

Build Version: 10.4.3.6.244

Build Time: 2019-08-19T17:26:44-0700

System Type: S5248F-ON

Architecture: x86_64

Product : S5248F-ON

Description : S5248F-ON 48x25GbE SFP28, 4x100GbE QSFP28, 2x200GbE QSFP-DD Interface Module

Unit Type	Part Number	Rev	Piece	Part ID	Svc Tag	Exprs	Svc Code
* 1	S5248F-ON	OGFPDN	A05	TH-OGFPDN-CET00-13N-00HO	69KR363	136	
	397	457	39				
1	S5248F-ON-PWR-1-AC-R	0R17R1	A00	CN-0R17R1-DED00-07F-1U5Y			
1	S5248F-ON-PWR-2-AC-R	0R17R1	A00	CN-0R17R1-DED00-07F-1U2I			
1	S5248F-ON-FANTRAY-1-R	07R5RF	A01	TH-07R5RF-CET00-13A-00SR			
1	S5248F-ON-FANTRAY-2-R	07R5RF	A01	TH-07R5RF-CET00-139-003Y			
1	S5248F-ON-FANTRAY-3-R	07R5RF	A01	TH-07R5RF-CET00-139-004O			
1	S5248F-ON-FANTRAY-4-R	07R5RF	A01	TH-07R5RF-CET00-139-003Z			

(FASE II)

SERVEI DE SISTEMES D'INFORMACIÓ I TELECOMUNICACIONS | Versió 1.2 | 04 .07 .2022

CSV (Codi de verificació Segura)	IV7AWCTOOERKRB3VQVSG43SOI	Data i hora	29/08/2022 09:22:30
Normativa	Aquest document incorpora signatura electrònica reconeguda d'acord amb la llei 6/2020, 11 de novembre, reguladora de determinats aspectes dels serveis electrònics de confiança		
Signat per	JUAN PABLO MAGRO MUÑOZ (Cap Servei D'informació I Telecomunicacions)		
Signat per	FERNANDO-JAVIER MORENO VERA (CAP SECCIÓ D'INFRAESTRUCTURES)		
URL de verificació	https://seu.mataro.cat/verifirma/code/IV7AWCTOOERKRB3VQVSG43SOI	Pàgina	6/28





5.3.2 EDIFICI DE VIDRE

Cisco WS-C4507R (MPC8245) processor (revision 7) with 524288K bytes of memory.

Processor board ID FOX091502NJ

MPC8245 CPU at 333Mhz, Supervisor IV

1	2 Supervisor IV 1000BaseX (GBIC)	WS-X4515	JAE0925EY51
3	6 1000BaseX (GBIC)	WS-X4306-GB	JAE0922E1G3
4	48 10/100/1000BaseT (RJ45)V, Cisco/IEEE	WS-X4548-GB-J45V	JAE0925EYXD
5	48 10/100/1000BaseT (RJ45)V, Cisco/IEEE	WS-X4548-GB-J45V	JAE0925ETXU
6	1000BaseX (GBIC)	WS-X4306-GB	JAE1345NA1H

5.3.3 CENTRE CÍVIC BOET

Cisco WS-C3560G-48PS (PowerPC405) processor (revision K0) with 131072K bytes of memory.

4 Virtual Ethernet interfaces

52 Gigabit Ethernet interfaces

512K bytes of flash-simulated non-volatile configuration memory.

Motherboard assembly number : 73-10212-07

Power supply part number : 341-0108-04

Motherboard serial number : FOC14490LSQ

Power supply serial number : AZS1447003A

Model revision number : K0

Motherboard revision number : A0

Model number : WS-C3560G-48PS-S

System serial number : FOC1449Y6C3

Top Assembly Part Number : 800-26845-04

Top Assembly Revision Number : C0

Version ID : V08

CLEI Code Number : COMBY00BRA

Hardware Board Revision Number : 0x09

WS-C3560G-48PS 15.0(2)SE11 C3560-IPBASEK9-M

5.3.4 ESMANDIES

Cisco WS-C3750G-12S (PowerPC405) processor (revision N0) with 131072K bytes of memory.

Processor board ID FCZ132120D2

40 Gigabit Ethernet interfaces

512K bytes of flash-simulated non-volatile configuration memory.

Motherboard assembly number : 73-9678-11

Power supply part number : 341-0048-03


Motherboard serial number : FDO1319023B

Power supply serial number : DTN131230CP

(FASE II)

SERVEI DE SISTEMES D'INFORMACIÓ I TELECOMUNICACIONS | Versió 1.2 | 04 .07 .2022

CSV (Codi de verificació Segura)	IV7AWCTOOERKRB3VQVSG43SOI	Data i hora	29/08/2022 09:22:30
Normativa	Aquest document incorpora signatura electrònica reconeguda d'acord amb la llei 6/2020, 11 de novembre, reguladora de determinats aspectes dels serveis electrònics de confiança		
Signat per	JUAN PABLO MAGRO MUÑOZ (Cap Servei D'informació I Telecomunicacions)		
Signat per	FERNANDO-JAVIER MORENO VERA (CAP SECCIÓ D'INFRAESTRUCTURES)		
URL de verificació	https://seu.mataro.cat/verifirma/code/IV7AWCTOOERKRB3VQVSG43SOI	Pàgina	7/28





Model revision number : NO
Motherboard revision number : A0
Model number : WS-C3750G-12S-S
System serial number : FCZ132120D2
Top Assembly Part Number : 800-25856-08
Top Assembly Revision Number : A0
Version ID : V10
CLEI Code Number : COMDP10BRA
Hardware Board Revision Number : 0x06

Switch Ports Model	SW Version	SW Image
1 28 WS-C3750G-24PS	12.2(52)SE	C3750-IPBASEK9-M
2 12 WS-C3750G-12S	12.2(52)SE	C3750-IPBASEK9-M

Switch 01

Motherboard assembly number : 73-10217-08
Power supply part number : 341-0108-04
Motherboard serial number : FOC13224676
Power supply serial number : AZS132217L7
Model revision number : H0
Motherboard revision number : A0
Model number : WS-C3750G-24PS-S
System serial number : FOC13222U4
Top assembly part number : 800-26855-02
Top assembly revision number : D0
Version ID : V06
CLEI Code Number : COMXD00ARA

5.3.5 VIA PÚBLICA (CPD CONTINGÈNCIA)

Sala de Telecos

Cisco WS-C4506 (MPC8245) processor (revision 7) with 524288K bytes of memory.
Processor board ID FOX081904RV
MPC8245 CPU at 333Mhz, Supervisor IV
3 Virtual Ethernet interfaces
192 FastEthernet interfaces
50 Gigabit Ethernet interfaces
403K bytes of non-volatile configuration memory.

1	2	Supervisor IV 1000BaseX (GBIC)	WS-X4515	JAE0822JXKP
2	48	10/100BaseTX (RJ45)	WS-X4148-RJ	JAE0825MAWM
3	48	10/100BaseTX (RJ45)	WS-X4148-RJ	JAE0825MAXC
4	48	10/100/1000BaseT (RJ45)V, Cisco/IEEE	WS-X4548-GB-RJ45V	JAE1325CQIF
5	48	10/100BaseTX (RJ45)V, Cisco/IEEE	WS-X4248-RJ45V	JAE1138XM10
6	48	10/100BaseTX (RJ45)V, Cisco/IEEE	WS-X4248-RJ45V	JAE1115CPBN

(FASE II)

SERVEI DE SISTEMES D'INFORMACIÓ I TELECOMUNICACIONS | Versió 1.2 | 04 .07 .2022

CSV (Codi de verificació Segura)	IV7AWCTOOERKRBJ3VQVSG43SOI	Data i hora	29/08/2022 09:22:30
Normativa	Aquest document incorpora signatura electrònica reconeguda d'acord amb la llei 6/2020, 11 de novembre, reguladora de determinats aspectes dels serveis electrònics de confiança		
Signat per	JUAN PABLO MAGRO MUÑOZ (Cap Servei D'informació I Telecomunicacions)		
Signat per	FERNANDO-JAVIER MORENO VERA (CAP SECCIÓ D'INFRAESTRUCTURES)		
URL de verificació	https://seu.mataro.cat/verifirma/code/IV7AWCTOOERKRBJ3VQVSG43SOI	Pàgina	8/28



**CPD Via Publica**

Cisco WS-C6506-E (R7000) processor (revision 1.2) with 458752K/65536K bytes of memory.

Processor board ID SAL1518CWXH

R7000 CPU at 300Mhz, Implementation 0x27, Rev 3.3, 256KB L2, 1024KB L3 Cache

6 Virtual Ethernet interfaces

111 Gigabit Ethernet interfaces

1915K bytes of non-volatile configuration memory.

65536K bytes of Flash internal SIMM (Sector size 512K).

Configuration register is 0x2102

2	6	Firewall Module	WS-SVC-FWM-1	SAD134800DM
3	48	48-port 10/100/1000 RJ45 EtherModule	WS-X6148A-GE-TX	SAL1524FSCV
4	48	48-port 10/100/1000 RJ45 EtherModule	WS-X6148A-GE-TX	SAL1421JBQ1
6	9	Supervisor Engine 32 8GE (Active)	WS-SUP32-GE-3B	SAL13453FLR

Dos equips de DELL :

Dell EMC Networking OS10-Enterprise

Copyright (c) 1999-2019 by Dell Inc. All Rights Reserved.

OS Version: 10.4.3.6

Build Version: 10.4.3.6.244

Build Time: 2019-08-19T17:26:44-0700

System Type: S5248F-ON

Architecture: x86_64

Product : S5248F-ON


Description : S5248F-ON 48x25GbE SFP28, 4x100GbE QSFP28, 2x200GbE QSFP-DD Interface Module

Unit Type	Part Number	Rev	Piece	Part ID	Svc Tag	Exprs	Svc Code
* 1	S5248F-ON	OGFPDN	A05	TH-OGFPDN-CET00-13N-00HO	69KR363	136	397 457 39
1	S5248F-ON-PWR-1-AC-R	0R17R1	A00	CN-0R17R1-DED00-07F-1U5Y			
1	S5248F-ON-PWR-2-AC-R	0R17R1	A00	CN-0R17R1-DED00-07F-1U2I			
1	S5248F-ON-FANTRAY-1-R	07R5RF	A01	TH-07R5RF-CET00-13A-00SR			
1	S5248F-ON-FANTRAY-2-R	07R5RF	A01	TH-07R5RF-CET00-139-003Y			
1	S5248F-ON-FANTRAY-3-R	07R5RF	A01	TH-07R5RF-CET00-139-004O			
1	S5248F-ON-FANTRAY-4-R	07R5RF	A01	TH-07R5RF-CET00-139-003Z			

(FASE II)

SERVEI DE SISTEMES D'INFORMACIÓ I TELECOMUNICACIONS | Versió 1.2 | 04 .07 .2022

CSV (Codi de verificació Segura)	IV7AWCTOOERKRB3VQVSG43SOI	Data i hora	29/08/2022 09:22:30
Normativa	Aquest document incorpora signatura electrònica reconeguda d'acord amb la llei 6/2020, 11 de novembre, reguladora de determinats aspectes dels serveis electrònics de confiança		
Signat per	JUAN PABLO MAGRO MUÑOZ (Cap Servei D'informació I Telecomunicacions)		
Signat per	FERNANDO-JAVIER MORENO VERA (CAP SECCIÓ D'INFRAESTRUCTURES)		
URL de verificació	https://seu.mataro.cat/verifirma/code/IV7AWCTOOERKRB3VQVSG43SOI	Pàgina	9/28





5.3.6 MONUMENTAL

Cisco WS-C3750G-12S (PowerPC405) processor (revision N0) with 131072K bytes of memory.

Processor board ID FCZ1345704U

2 Virtual Ethernet interfaces

12 Gigabit Ethernet interfaces

The password-recovery mechanism is enabled.

512K bytes of flash-simulated non-volatile configuration memory.

Motherboard assembly number : 73-9678-12

Power supply part number : 341-0048-03

Motherboard serial number : FDO13420QEX

Power supply serial number : LIT133605KC

Model revision number : N0

Motherboard revision number : A0

Model number : WS-C3750G-12S-S

System serial number : FCZ1345704U

Top Assembly Part Number : 800-25856-10

Top Assembly Revision Number : A0

Version ID : V12

CLEI Code Number : COMX310ARB

Hardware Board Revision Number : 0x06

Switch Ports	Model	SW Version	SW Image
* 1 12	WS-C3750G-12S	12.2(52)SE	C3750-IPBASEK9-M

Equip adicional al Monumental:

Cisco WS-C3548-XL (PowerPC403) processor (revision 0x01) with 16384K/1024K bytes of memory.

Processor board ID FAB0535V140, with hardware revision 0x00

Last reset from power-on

Processor is running Enterprise Edition Software

Cluster command switch capable

Cluster member switch capable

48 FastEthernet/IEEE 802.3 interface(s)

2 Gigabit Ethernet/IEEE 802.3 interface(s)

32K bytes of flash-simulated non-volatile configuration memory.

Motherboard assembly number: 73-3903-11


Power supply part number: 34-0971-01

Motherboard serial number: FAB0535DCGB

(FASE II)

SERVEI DE SISTEMES D'INFORMACIÓ I TELECOMUNICACIONS | Versió 1.2 | 04 .07 .2022

CSV (Codi de verificació Segura)	IV7AWCTOOERKRB3VQVSG43SOI	Data i hora	29/08/2022 09:22:30
Normativa	Aquest document incorpora signatura electrònica reconeguda d'acord amb la llei 6/2020, 11 de novembre, reguladora de determinats aspectes dels serveis electrònics de confiança		
Signat per	JUAN PABLO MAGRO MUÑOZ (Cap Servei D'informació I Telecomunicacions)		
Signat per	FERNANDO-JAVIER MORENO VERA (CAP SECCIÓ D'INFRAESTRUCTURES)		
URL de verificació	https://seu.mataro.cat/verifirma/code/IV7AWCTOOERKRB3VQVSG43SOI	Pàgina	10/28





Power supply serial number: APQ053403NQ
Model revision number: NO
Motherboard revision number: B0
Model number: WS-C3548-XL-EN
System serial number: FAB0535V140
Configuration register is 0xF

5.3.7 CARRERÓ

Cisco WS-C4507R (MPC8245) processor (revision 10) with 262144K bytes of memory.
Processor board ID FOX093401NJ
MPC8245 CPU at 266Mhz, Supervisor II+
Last reset from Reload

32 Virtual Ethernet/IEEE 802.3 interface(s)
44 Gigabit Ethernet/IEEE 802.3 interface(s)
511K bytes of non-volatile configuration memory.
Configuration register is 0x2
Chassis Type : WS-C4507R

Power consumed by backplane : 40 Watts

Mod Ports	Card Type	Model	Serial No.
1 2	1000BaseX (GBIC) Supervisor(active)	WS-X4013+	JAE0946Q6QQ
3 18	1000BaseX (GBIC)	WS-X4418-GB	JAE0946Q5BD
4 24	10/100/1000BaseT (RJ45)	WS-X4424-GB-RJ45	JAE0943NYZG


5.3.8 CARRER CUBA

Cisco WS-C3560-48PS (PowerPC405) processor (revision M0) with 131072K bytes of memory.
Processor board ID CAT1020R4W3
3 Virtual Ethernet interfaces
48 FastEthernet interfaces
4 Gigabit Ethernet interfaces
The password-recovery mechanism is enabled.

512K bytes of flash-simulated non-volatile configuration memory.
Motherboard assembly number : 73-9676-12
Power supply part number : 341-0029-04
Motherboard serial number : CAT102018KL
Power supply serial number : DTH1015CKQZ
Model revision number : M0

(FASE II)
SERVEI DE SISTEMES D'INFORMACIÓ I TELECOMUNICACIONS | Versió 1.2 | 04 .07 .2022

CSV (Codi de verificació Segura)	IV7AWCTOOERKRB3VQVSG43SOI	Data i hora	29/08/2022 09:22:30
Normativa	Aquest document incorpora signatura electrònica reconeguda d'acord amb la llei 6/2020, 11 de novembre, reguladora de determinats aspectes dels serveis electrònics de confiança		
Signat per	JUAN PABLO MAGRO MUÑOZ (Cap Servei D'informació I Telecomunicacions)		
Signat per	FERNANDO-JAVIER MORENO VERA (CAP SECCIÓ D'INFRAESTRUCTURES)		
URL de verificació	https://seu.mataro.cat/verifirma/code/IV7AWCTOOERKRB3VQVSG43SOI	Pàgina	11/28





Motherboard revision number : A0
Model number : WS-C3560-48PS-S
System serial number : CAT1020R4W3
SFP Module assembly part number : 73-7757-03
SFP Module revision Number : A0
SFP Module serial number : CAT102013G8
Top Assembly Part Number : 800-25859-03
Top Assembly Revision Number : F0
Version ID : V04
CLEI Code Number : CNMV3N0CRC
Hardware Board Revision Number : 0x01

Switch Ports	Model	SW Version	SW Image
* 1 52	WS-C3560-48PS	12.2(52)SE	C3560-IPBASEK9-M

5.3.9 CABOT I BARBA


Cisco WS-C3560X-24P (PowerPC405) processor (revision A0) with 262144K bytes of memory.

Processor board ID FDO1446K15W
2 Virtual Ethernet interfaces
1 FastEthernet interface
28 Gigabit Ethernet interfaces
2 Ten Gigabit Ethernet interfaces
The password-recovery mechanism is enabled.
512K bytes of flash-simulated non-volatile configuration memory.
Motherboard assembly number : 73-12555-04
Motherboard serial number : FDO14470C57
Model revision number : A0
Motherboard revision number : A0
Model number : WS-C3560X-24P-S
Daughterboard assembly number : 800-32786-01
Daughterboard serial number : FDO14451NGG
System serial number : FDO1446K15W
Top Assembly Part Number : 800-31329-01
Top Assembly Revision Number : A0
Version ID : V01
CLEI Code Number : COMJS00ARA
Hardware Board Revision Number : 0x02

Switch Ports	Model	SW Version	SW Image
* 1 30	WS-C3560X-24P	12.2(55)SE	C3560E-UNIVERSALK9-M

(FASE II)
SERVEI DE SISTEMES D'INFORMACIÓ I TELECOMUNICACIONS | Versió 1.2 | 04 .07 .2022

CSV (Codi de verificació Segura)	IV7AWCTOOERKRB3VQVSG43SOI	Data i hora	29/08/2022 09:22:30
Normativa	Aquest document incorpora signatura electrònica reconeguda d'acord amb la llei 6/2020, 11 de novembre, reguladora de determinats aspectes dels serveis electrònics de confiança		
Signat per	JUAN PABLO MAGRO MUÑOZ (Cap Servei D'informació I Telecomunicacions)		
Signat per	FERNANDO-JAVIER MORENO VERA (CAP SECCIÓ D'INFRAESTRUCTURES)		
URL de verificació	https://seu.mataro.cat/verifirma/code/IV7AWCTOOERKRB3VQVSG43SOI	Pàgina	12/28





5.3.10 CAN PALAUET

System returned to ROM by power-on
System restarted at 06:43:19 UTC Tue May 3 2022
System image file is "flash:c2960-lanbase-mz.122-35.SE5/c2960-lanbase-mz.122-35.SE5.bin"

cisco WS-C2960G-24TC-L (PowerPC405) processor (revision D0) with 61440K/4088K bytes of memory.
Processor board ID FOC1141Z0RY
Last reset from power-on
2 Virtual Ethernet interfaces
24 Gigabit Ethernet interfaces
The password-recovery mechanism is enabled.

64K bytes of flash-simulated non-volatile configuration memory.
Base ethernet MAC Address : 00:1E:14:4D:88:00
Motherboard assembly number : 73-10015-06
Power supply part number : 341-0098-02
Motherboard serial number : FOC11403NAD
Power supply serial number : AZS1135117G
Model revision number : D0
Motherboard revision number : A0
Model number : WS-C2960G-24TC-L
System serial number : FOC1141Z0RY
Top Assembly Part Number : 800-26673-03
Top Assembly Revision Number : A0
Version ID : V03
CLEI Code Number : COM3G00BRB
Hardware Board Revision Number : 0x01

Switch	Ports	Model	SW Version	SW Image
* 1	24	WS-C2960G-24TC-L	12.2(35)SE5	C2960-LANBASE-M

ANTIC CENTRE D'ACOLLIDA

5.3.11 FIGUERETES

cisco WS-C3560-48PS (PowerPC405) processor (revision M0) with 131072K bytes of memory.
Processor board ID CAT1020Z3E5
Last reset from power-on
3 Virtual Ethernet interfaces
48 FastEthernet interfaces
4 Gigabit Ethernet interfaces
The password-recovery mechanism is enabled.

(FASE II)

SERVEI DE SISTEMES D'INFORMACIÓ I TELECOMUNICACIONS | Versió 1.2 | 04 .07 .2022

CSV (Codi de verificació Segura)	IV7AWCTOOERKRB3VQVSG43SOI	Data i hora	29/08/2022 09:22:30
Normativa	Aquest document incorpora signatura electrònica reconeguda d'acord amb la llei 6/2020, 11 de novembre, reguladora de determinats aspectes dels serveis electrònics de confiança		
Signat per	JUAN PABLO MAGRO MUÑOZ (Cap Servei D'informació I Telecomunicacions)		
Signat per	FERNANDO-JAVIER MORENO VERA (CAP SECCIÓ D'INFRAESTRUCTURES)		
URL de verificació	https://seu.mataro.cat/verifirma/code/IV7AWCTOOERKRB3VQVSG43SOI	Pàgina	13/28





512K bytes of flash-simulated non-volatile configuration memory.
Base ethernet MAC Address : 00:18:18:DC:5C:80
Motherboard assembly number : 73-9676-12
Power supply part number : 341-0029-04
Motherboard serial number : CAT102018R3
Power supply serial number : DTH1018D5RV
Model revision number : M0
Motherboard revision number : A0
Model number : WS-C3560-48PS-S
System serial number : CAT1020Z3E5
SFP Module assembly part number : 73-7757-03
SFP Module revision Number : A0
SFP Module serial number : CAT102013EQ
Top Assembly Part Number : 800-25859-03
Top Assembly Revision Number : F0
Version ID : V04
CLEI Code Number : CNMV3N0CRC
Hardware Board Revision Number : 0x01

Switch Ports Model	SW Version	SW Image
* 1 52 WS-C3560-48PS	12.2(52)SE	C3560-IPBASEK9-M

5.3.12 ANTIC CENTRE ACOLLIDA

cisco WS-C2960G-48TC-L (PowerPC405) processor (revision H0) with 65536K bytes of memory.

Processor board ID FOC1422V0W9

Last reset from power-on

2 Virtual Ethernet interfaces

48 Gigabit Ethernet interfaces

The password-recovery mechanism is enabled.

64K bytes of flash-simulated non-volatile configuration memory.

Base ethernet MAC Address : 10:8C:CF:0A:30:80

Motherboard assembly number : 73-10300-12

Power supply part number : 341-0098-02

Motherboard serial number : FOC14481GUF

Power supply serial number : AZS144102CS

Model revision number : H0

Motherboard revision number : A0

Model number : WS-C2960G-48TC-L

System serial number : FOC1422V0W9

Top Assembly Part Number : 800-27071-06

Top Assembly Revision Number : D0

Version ID : V06

(FASE II)

SERVEI DE SISTEMES D'INFORMACIÓ I TELECOMUNICACIONS | Versió 1.2 | 04 .07 .2022

CSV (Codi de verificació Segura)	IV7AWCTOOERKRB3VQVSG43SOI	Data i hora	29/08/2022 09:22:30
Normativa	Aquest document incorpora signatura electrònica reconeguda d'acord amb la llei 6/2020, 11 de novembre, reguladora de determinats aspectes dels serveis electrònics de confiança		
Signat per	JUAN PABLO MAGRO MUÑOZ (Cap Servei D'informació I Telecomunicacions)		
Signat per	FERNANDO-JAVIER MORENO VERA (CAP SECCIÓ D'INFRAESTRUCTURES)		
URL de verificació	https://seu.mataro.cat/verifirma/code/IV7AWCTOOERKRB3VQVSG43SOI	Pàgina	14/28





CLEI Code Number : COMB800BRA
Hardware Board Revision Number : 0x01

Switch Ports Model	SW Version	SW Image
* 1 48 WS-C2960G-48TC-L	12.2(50)SE4	C2960-LANBASEK9-M

5.3.13 NAUMINGUELL

cisco WS-C3560G-48PS (PowerPC405) processor (revision F0) with 131072K bytes of memory.

Processor board ID FOC1218Y0M2
Last reset from power-on
2 Virtual Ethernet interfaces
52 Gigabit Ethernet interfaces
The password-recovery mechanism is enabled.

512K bytes of flash-simulated non-volatile configuration memory.

Base ethernet MAC Address : 00:21:56:B1:C0:80
Motherboard assembly number : 73-10212-04
Power supply part number : 341-0108-03
Motherboard serial number : FOC12180GBG
Power supply serial number : AZS121702M2
Model revision number : F0
Motherboard revision number : B0
Model number : WS-C3560G-48PS-S
System serial number : FOC1218Y0M2
Top Assembly Part Number : 800-26845-01
Top Assembly Revision Number : B0
Version ID : V05
CLEI Code Number : CNMWW00ARC
Hardware Board Revision Number : 0x09

Switch Ports Model	SW Version	SW Image
* 1 52 WS-C3560G-48PS	15.0(2)SE9	C3560-IPBASEK9-M

5.3.14 HERRERA


cisco WS-C2960-24PC-L (PowerPC405) processor (revision E0) with 65536K bytes of memory.

Processor board ID FOC1442W3WW
Last reset from power-on
2 Virtual Ethernet interfaces
24 FastEthernet interfaces

(FASE II)

SERVEI DE SISTEMES D'INFORMACIÓ I TELECOMUNICACIONS | Versió 1.2 | 04 .07 .2022

CSV (Codi de verificació Segura)	IV7AWCTOOERKRB3VQVSG43SOI	Data i hora	29/08/2022 09:22:30
Normativa	Aquest document incorpora signatura electrònica reconeguda d'acord amb la llei 6/2020, 11 de novembre, reguladora de determinats aspectes dels serveis electrònics de confiança		
Signat per	JUAN PABLO MAGRO MUÑOZ (Cap Servei D'informació I Telecomunicacions)		
Signat per	FERNANDO-JAVIER MORENO VERA (CAP SECCIÓ D'INFRAESTRUCTURES)		
URL de verificació	https://seu.mataro.cat/verifirma/code/IV7AWCTOOERKRB3VQVSG43SOI	Pàgina	15/28





2 Gigabit Ethernet interfaces
The password-recovery mechanism is enabled.

64K bytes of flash-simulated non-volatile configuration memory.
Base ethernet MAC Address : EC:C8:82:44:61:80
Motherboard assembly number : 73-11305-09
Power supply part number : 341-0266-03
Motherboard serial number : FOC144221DM
Power supply serial number : LIT14340G1M
Model revision number : E0
Motherboard revision number : A0
Model number : WS-C2960-24PC-L
System serial number : FOC1442W3WW
Top Assembly Part Number : 800-29397-05
Top Assembly Revision Number : C0
Version ID : V04
CLEI Code Number : COMCS00ARA
Hardware Board Revision Number : 0x01

Switch Ports	Model	SW Version	SW Image
* 1 26	WS-C2960-24PC-L	12.2(50)SE4	C2960-LANBASEK9-M

5.3.15 CENTRE CÍVIC ROCAFONDA

cisco WS-C2960X-24PS-L (APM86XXX) processor (revision G0) with 524288K bytes of memory.


Processor board ID FOC1931S56F
Last reset from power-on
2 Virtual Ethernet interfaces
1 FastEthernet interface
28 Gigabit Ethernet interfaces
The password-recovery mechanism is enabled.

512K bytes of flash-simulated non-volatile configuration memory.
Base ethernet MAC Address : 38:20:56:21:68:80
Motherboard assembly number : 73-15972-02
Power supply part number : 341-0528-01
Motherboard serial number : FOC19314JJ5
Power supply serial number : LIT193001M2
Model revision number : G0
Motherboard revision number : C0
Model number : WS-C2960X-24PS-L
Daughterboard assembly number : 73-14200-03
Daughterboard serial number : FOC19315JKY
System serial number : FOC1931S56F
Top Assembly Part Number : 800-41469-01
Top Assembly Revision Number : D0

(FASE II)

SERVEI DE SISTEMES D'INFORMACIÓ I TELECOMUNICACIONS | Versió 1.2 | 04 .07 .2022

CSV (Codi de verificació Segura)	IV7AWCTOOERKRBJ3VQVSG43SOI	Data i hora	29/08/2022 09:22:30
Normativa	Aquest document incorpora signatura electrònica reconeguda d'acord amb la llei 6/2020, 11 de novembre, reguladora de determinats aspectes dels serveis electrònics de confiança		
Signat per	JUAN PABLO MAGRO MUÑOZ (Cap Servei D'informació I Telecomunicacions)		
Signat per	FERNANDO-JAVIER MORENO VERA (CAP SECCIÓ D'INFRAESTRUCTURES)		
URL de verificació	https://seu.mataro.cat/verifirma/code/IV7AWCTOOERKRBJ3VQVSG43SOI	Pàgina	16/28





Version ID : V02
CLEI Code Number : CMMLR00ARB
Daughterboard revision number : A0
Hardware Board Revision Number : 0x12

Switch Ports Model	SW Version	SW Image
* 1 28 WS-C2960X-24PS-L	15.0(2a)EX5	C2960X-UNIVERSALK9-M

5.3.16 DIPÒSIT DE VEHICLES

cisco WS-C3560G-24PS (PowerPC405) processor (revision F0) with 131072K bytes of memory.

Processor board ID FOC1152Z02J

Last reset from power-on

2 Virtual Ethernet interfaces

28 Gigabit Ethernet interfaces

The password-recovery mechanism is enabled.

512K bytes of flash-simulated non-volatile configuration memory.

Base ethernet MAC Address : 00:1E:F6:76:8B:00

Motherboard assembly number : 73-10213-04

Power supply part number : 341-0108-03

Motherboard serial number : FOC11514AXF

Power supply serial number : AZS115021M3

Model revision number : F0

Motherboard revision number : B0

Model number : WS-C3560G-24PS-S

System serial number : FOC1152Z02J

Top Assembly Part Number : 800-26847-01

Top Assembly Revision Number : B0

Version ID : V05

CLEI Code Number : CNMW100ARC


Hardware Board Revision Number : 0x09

Switch Ports Model	SW Version	SW Image
* 1 28 WS-C3560G-24PS	12.2(52)SE	C3560-IPBASEK9-M

(FASE II)

SERVEI DE SISTEMES D'INFORMACIÓ I TELECOMUNICACIONS | Versió 1.2 | 04 .07 .2022

CSV (Codi de verificació Segura)	IV7AWCTOOERKRB3VQVSG43SOI	Data i hora	29/08/2022 09:22:30
Normativa	Aquest document incorpora signatura electrònica reconeguda d'acord amb la llei 6/2020, 11 de novembre, reguladora de determinats aspectes dels serveis electrònics de confiança		
Signat per	JUAN PABLO MAGRO MUÑOZ (Cap Servei D'informació I Telecomunicacions)		
Signat per	FERNANDO-JAVIER MORENO VERA (CAP SECCIÓ D'INFRAESTRUCTURES)		
URL de verificació	https://seu.mataro.cat/verifirma/code/IV7AWCTOOERKRB3VQVSG43SOI	Pàgina	17/28





5.3.17 CENTRE CÍVIC DE MOLINS

cisco WS-C3560G-48PS (PowerPC405) processor (revision K0) with 131072K bytes of memory.

Processor board ID FOC1512Y0KH

Last reset from power-on

2 Virtual Ethernet interfaces

52 Gigabit Ethernet interfaces

The password-recovery mechanism is enabled.

512K bytes of flash-simulated non-volatile configuration memory.

Base ethernet MAC Address : B8:BE:BF:F3:7B:00

Motherboard assembly number : 73-10212-07

Power supply part number : 341-0108-04

Motherboard serial number : FOC15112F11

Power supply serial number : DCA1509A1WE

Model revision number : K0

Motherboard revision number : A0

Model number : WS-C3560G-48PS-S

System serial number : FOC1512Y0KH

Top Assembly Part Number : 800-26845-04

Top Assembly Revision Number : C0

Version ID : V08

CLEI Code Number : COMBY00BRA


Hardware Board Revision Number : 0x09

Switch Ports	Model	SW Version	SW Image
* 1 52	WS-C3560G-48PS	15.0(2)SE11	C3560-IPBASEK9-M

(FASE II)

SERVEI DE SISTEMES D'INFORMACIÓ I TELECOMUNICACIONS | Versió 1.2 | 04 .07 .2022

CSV (Codi de verificació Segura)	IV7AWCTOOERKRB3VQVSG43SOI	Data i hora	29/08/2022 09:22:30
Normativa	Aquest document incorpora signatura electrònica reconeguda d'acord amb la llei 6/2020, 11 de novembre, reguladora de determinats aspectes dels serveis electrònics de confiança		
Signat per	JUAN PABLO MAGRO MUÑOZ (Cap Servei D'informació I Telecomunicacions)		
Signat per	FERNANDO-JAVIER MORENO VERA (CAP SECCIÓ D'INFRAESTRUCTURES)		
URL de verificació	https://seu.mataro.cat/verifirma/code/IV7AWCTOOERKRB3VQVSG43SOI	Pàgina	18/28





5.4 Resum de la “Fase I” (fase anterior) per la millora de la xarxa corporativa.

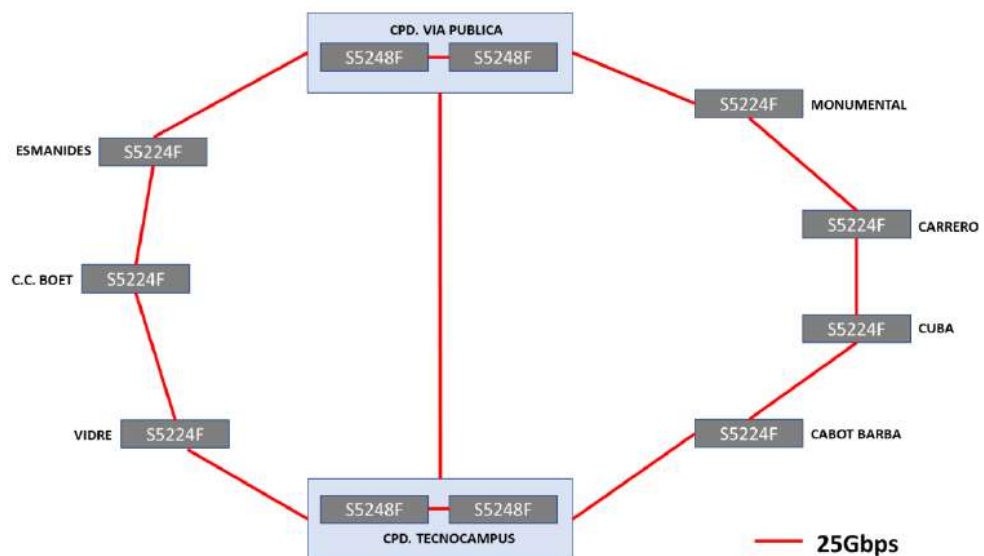
Actualment l’Ajuntament de Mataró està desplegant els equips adquirits en la “Fase I” (ja adjudicada) d’aquest projecte de millora de la xarxa, en tots els nodes de l’anella principal. En concret està desplegant els següents equips:

- 2 equips DELL S5248F a cada CPD (Tecnocampus i Via Pública) en alta disponibilitat
- 1 equip DELL S5224F a cada node addicional de telecomunicacions de l’anella principal (7 equips en total)

Tots aquests equips estan interconnectats formant una nova anella de F.O. monomode a 25 Gbps.

Tota l’electrònica descrita anteriorment de Cisco està connectada a aquesta nova anella mantenint-se com equips d’accés per usuari final.

S’està migrant el L3 centralitzat en els Cisco 6500 (FWSM) a un L3 distribuït en els nous equips de DELL basat en IRB amb EVPN , BGP i VxLAN.



Nova anella principal en construcció actualment amb els equips de la Fase I

Els equips i la solució proposada per la “Fase II”, objecte d’aquesta licitació, que cobrirà la renovació de l’anella secundària ha d’integrar-se totalment amb la nova infraestructura de l’anella principal d’equips de DELL i la resta d’infraestructura de xarxa basada en equips de Cisco.

Els equips proposats hauran d’integrar-se totalment a la nova topologia de L3 distribuït ampliant la xarxa amb la mateixa filosofia i gestionant-se la mateixa forma i amb els mateixos estàndards i protocols de comunicacions.

(FASE II)

SERVEI DE SISTEMES D’INFORMACIÓ I TELECOMUNICACIONS | Versió 1.2 | 04 .07 .2022

CSV (Codi de verificació Segura)	IV7AWCTOOERKRB3VQVSG43SOI	Data i hora	29/08/2022 09:22:30
Normativa	Aquest document incorpora signatura electrònica reconeguda d'acord amb la llei 6/2020, 11 de novembre, reguladora de determinats aspectes dels serveis electrònics de confiança		
Signat per	JUAN PABLO MAGRO MUÑOZ (Cap Servei D'informació I Telecomunicacions)		
Signat per	FERNANDO-JAVIER MORENO VERA (CAP SECCIÓ D'INFRAESTRUCTURES)		
URL de verificació	https://seu.mataro.cat/verifirma/code/IV7AWCTOOERKRB3VQVSG43SOI	Pàgina	19/28





5.5 Especificacions i configuracions mínimes dels nous equips per l'anella secundària.

Com a mínim es subministraran el següents equips en nombre i característiques:

- **Commutadors troncats:** 9 Commutadors de 24 o més ports dels quals com a mínim 22 ports han de ser SFP28 i 4 ports o més QSFP28 o superiors per substituir els de l'anella secundària.
- **Commutadors d'accés:** 9 Commutadors de 48 o més ports UTP 10/100/1000 PoE+, 4x10G SFP+, 2x100G QSFP28 per fer funcions de commutador d'accés d'usuari final en els equipaments de l'anella secundària.
- SFPs:
 - 5 x SFP (10/100/1000) Coure
 - 12 x SFP (1Gbps) multimode
 - 24 x SFP (1Gbps) monomode (suport de distància mínima 5km).
 - 25 x SFP28 (25Gbps) monomode (suport de distància mínima 5km).
- Cables fibra òptica monomode i multimode necessaris per realitzar totes les connexions.
- Cables UTP necessaris per realitzar totes les connexions.
- Qualsevol altre cablejat i elements necessaris per realitzar tota la instal·lació.
- Qualsevol llicenciamnt de programari necessari per implantar la solució. Aquest llicenciamnt haurà de ser perpetu i el titular del mateix serà l'Ajuntament de Mataró.
- Tots els commutadors de mínim 24 ports han de ser nous i de la mateixa marca i model.
- Tots els commutadors de mínim 48 ports han de ser nous i de la mateixa marca i model.
- Tots els SFP del mateix tipus han de ser nous i de la mateixa marca i model i han d'estar certificats pel fabricant del commutador.


Els equips de xarxa troncats nous de 24 ports, que conformaran la nova anella secundària, no poden tenir menys capacitat de procés o característiques tècniques inferiors que els descrits en el punt anterior (5.3) adquirits per la "Fase I" i obligatòriament han de tenir com a mínim les següents característiques:

- Han de tenir un temps mig entre fallides (MTBF) > 200.000 hores
- Han de suportar com a mínim transceptors de: 1Gbps F.O. i coure / 10Gbps F.O. / 25Gbps F.O. / 40Gbps i/o 100Gbps F.O. amb distàncies suportades de mínim 5km.
- Els equips estaran llicenciats per utilitzar la seva funcionalitat complerta, es a dir, per utilitzar tots els ports, tots els protocols i funcionalitats disponibles pel mateix. Aquestes llicències seran perpètuas. No s'admetran equips que calgui comprar llicències addicionals per utilitzar ports o funcionalitats tècniques en el futur.

(FASE II)

SERVEI DE SISTEMES D'INFORMACIÓ I TELECOMUNICACIONS | Versió 1.2 | 04 .07 .2022

CSV (Codi de verificació Segura)	IV7AWCTOOERKRB3VQVSG43SOI	Data i hora	29/08/2022 09:22:30
Normativa	Aquest document incorpora signatura electrònica reconeguda d'acord amb la llei 6/2020, 11 de novembre, reguladora de determinats aspectes dels serveis electrònics de confiança		
Signat per	JUAN PABLO MAGRO MUÑOZ (Cap Servei D'informació I Telecomunicacions)		
Signat per	FERNANDO-JAVIER MORENO VERA (CAP SECCIÓ D'INFRAESTRUCTURES)		
URL de verificació	https://seu.mataro.cat/verifirma/code/IV7AWCTOOERKRB3VQVSG43SOI	Pàgina	20/28





- Els equips de mínim 24 ports han de tenir un switching capacity (backplane bandwidth) de mínim 2Tbps full duplex.
- Funcionalitats / capacitat de L2 / L3
- Capacitat per gestionar mínim 2000 ACLs L2.
- Capacitat per gestionar mínim 2000 ACLs L3.
- Tots els nous equips han de suportar com a mínim: OSPF, BGP, EVPN, VXLAN, Symmetric and Asymmetric IRB (Integrated Routing and Bridging) + Distributed IP Anycast Gateway.
- Suport de SNMP / SNMPv2
- Suport de 802.1x
- Doble font d'alimentació integrada a l'equip, no externa, i intercanviable en calent sense aturada del mateix en cas d'averia.
- Capacitat per suportar un mínim de 4000 VLANs
- Suport de taules d'adreces MAC de mínim 30.000 entrades
- Sistema operatiu inclòs amb l'equip gestionable via comanda i connexió SSH que permeti treballar amb la totalitat de la funcionalitat de l'equip, per exemple:

Creació i assignació de VLANs, ports de trunk, agrupació de ports o etherchannel, ACL's, gestió de MACs, gestió de rutes, visualització de la configuració, port monitor, QoS, Enrutament dinàmic, etc ... Totes les funcions de l'equip que, no poden ser menys que les presten els equips Dell de la "Fase I", han de poder-se gestionar des de comandes i connexió SSH.

- Compatible IPv4 / IPv6
- Suport de Jumbo frames 9000
- Integració i compatibilitat total amb la resta d'equips Cisco i DELL de tota la xarxa.
- Factor de forma físic per ser ubicat en un Rack estàndard de telecomunicacions amb els corresponents accessoris per ser instal·lat en mateix.
- Suport oficial del fabricant amb actualitzacions de programari i/o firmware i suport hardware oficial amb un mínim de 4 anys en modalitat 8x5xNBD de tots els equips.


Els equips d'accés subministrats nous, no podran tenir característiques tècniques inferiors a un switch de Cisco actual d'accés de la gama WS-C3560-48PS-S i hauran de tenir com a mínim les següents característiques tècniques:

- Han de tenir un temps mig entre fallides (MTBF) > 200.000 hores

(FASE II)

SERVEI DE SISTEMES D'INFORMACIÓ I TELECOMUNICACIONS | Versió 1.2 | 04 .07 .2022

CSV (Codi de verificació Segura)	IV7AWCTOOERKRB3VQVSG43SOI	Data i hora	29/08/2022 09:22:30
Normativa	Aquest document incorpora signatura electrònica reconeguda d'acord amb la llei 6/2020, 11 de novembre, reguladora de determinats aspectes dels serveis electrònics de confiança		
Signat per	JUAN PABLO MAGRO MUÑOZ (Cap Servei D'informació I Telecomunicacions)		
Signat per	FERNANDO-JAVIER MORENO VERA (CAP SECCIÓ D'INFRAESTRUCTURES)		
URL de verificació	https://seu.mataro.cat/verifirma/code/IV7AWCTOOERKRB3VQVSG43SOI	Pàgina	21/28






- Han de suportar com a mínim transceptors de: 1Gbps F.O. i coure / 10Gbps F.O amb distancies suportades de mínim 5km.
- Els equips estaran llicenciats per utilitzar la seva funcionalitat completa, es a dir, per utilitzar tots els ports, tots els protocols i funcionalitats disponibles pel mateix. Aquestes llicències seran perpètuas. No s'admetran equips que calgui comprar llicències addicionals per utilitzar ports o funcionalitats tècniques en el futur.
- Els equips de mínim 48 ports han de tenir un switching capacity (backplane bandwidth) de mínim 576Gbps full duplex. (48x RJ45 10/100/1000Mb 802.3at (up to 30W) PoE)
- 2 ports "stack" 100GbE QSFP28
- 4 ports 10Gbps SFP+
- Ventiladors redundats amb velocitat variable
- Funcionalitats / capacitat de L2 / L3
- Capacitat per gestionar ACLs L2.
- Capacitat per gestionar ACLs L3.
- Mínim nombre de regles ACL de 3900.
- Tots els nous equips han de suportar com a mínim: OSPF, BGP, VRF, BFD, IGMP, PIM-SM/DM/SSM, VXLAN , RIP.
- Suport de SNMP / SNMPv2
- Suport de 802.1x
- Doble font d'alimentació integrada a l'equip, no externa, i intercanviable en calent sense aturada del mateix en cas d'averia.
- Capacitat per suportar un mínim de 4000 VLANs
- Suport de taules d'adreces MAC de mínim 30.000 entrades
- Sistema operatiu inclòs amb l'equip gestionable via comanda i connexió SSH que permeti treballar amb la totalitat de la funcionalitat de l'equip, per exemple:

Creació i assignació de VLANs, ports de trunk, agrupació de ports o etherchannel, ACL's, gestió de MACs, gestió de rutes, visualització de la configuració, port monitor, QoS, Enrutament dinàmic, etc ... Totes les funcions de l'equip que, no poden ser menys que les presten els equips Dell de la "Fase I", han de poder-se gestionar des de comandes i connexió SSH.
- Compatible IPv4 / IPv6
- Suport de Jumbo frames 9000
- Integració i compatibilitat total amb la resta d'equips Cisco i DELL de tota la xarxa.
- Factor de forma físic per ser ubicat en un Rack estàndard de telecomunicacions amb els corresponents accessoris per ser instal·lat en mateix.

(FASE II)

SERVEI DE SISTEMES D'INFORMACIÓ I TELECOMUNICACIONS | Versió 1.2 | 04 .07 .2022

CSV (Codi de verificació Segura)	IV7AWCTOOERKRB3VQVSG43SOI	Data i hora	29/08/2022 09:22:30
Normativa	Aquest document incorpora signatura electrònica reconeguda d'acord amb la llei 6/2020, 11 de novembre, reguladora de determinats aspectes dels serveis electrònics de confiança		
Signat per	JUAN PABLO MAGRO MUÑOZ (Cap Servei D'informació I Telecomunicacions)		
Signat per	FERNANDO-JAVIER MORENO VERA (CAP SECCIÓ D'INFRAESTRUCTURES)		
URL de verificació	https://seu.mataro.cat/verifirma/code/IV7AWCTOOERKRB3VQVSG43SOI	Pàgina	22/28





- Suport oficial del fabricant amb actualitzacions de programari i/o firmware i suport hardware oficial amb un mínim de 4 anys en modalitat 8x5xNBD de tots els equips.
- Port de consola RJ45 amb RS232
- Port de gestió fora de banda (10/100/1000BASE-T)

Configuracions i serveis sol·licitats:

La xarxa municipal té actualment una configuració de Nivell 3 (Layer 3 /L3) centralitzat. L'equip que realitza aquesta funció és el Cisco 6500 del CPD de Tecnocampus, concretament les seves plaques de FWSM. Els nous equips subministrats han de permetre la migració a un entorn de Nivell 3 distribuït (encaminament dinàmic distribuït) amb una xarxes annexades basades en Spanning Tree (la resta d'equips actuals). La funció de L3 s'està migrant en el moment de la redacció d'aquest plec als equips de DELL de l'anella principal amb un L3 distribuït basat en IRB amb EVPN , BGP i VxLAN, l'adjudicatari configurarà i integrarà els nous equips subministrats en aquest L3 distribuït.

Els equips de Cisco 6500 d'ambdós CPDs a banda de realitzar la funció de L3 de la xarxa (en mode Actiu / Passiu , sent el Cisco 6500 de Tecnocampus el que realitza sempre aquesta funció) fan la funció de Firewall (ACLs) entre les diferents VLANs de serveis interns. Aquesta funcionalitat s'està migrant de forma distribuïda als equips de DELL, l'adjudicatari configurarà els nous equips subministrats per fer també aquesta funció.

Les VLANs de serveis publicats a Internet estan protegides per un cluster (Actiu/Passiu) de dos equips de CheckPoint SG5400 distribuït en ambdós CPDs.

No forma part d'aquesta licitació el canvi dels equips de CheckPoint SG5400 però si cal entendre la infraestructura.

Com s'ha mencionat, el L3 centralitzat als Cisco 6500 s'està actualment migrant als nous equips de DELL a una nova topologia de L3 basada en IRB amb EVPN , BGP i VxLAN i control de ACLs distribuït. La nova anella secundària s'ha de configurar i integrar perfectament en aquesta topologia.

Els nous equips per l'anella secundària tancaran una nova anella de telecomunicacions amb transceptors monomode de 25 Gbps com a mínim i suport de distàncies de fibra de mínim 5 kms, substituint els actuals equips.

Cada equip nou haurà de donar connectivitat a l'equip actual i a tots els que l'actual té connectats, de manera que l'equip actual de cada node quedarà únicament com equip d'accés dels dispositius finals. Addicionalment es subministrarà un nou equip d'accés per cada seu de l'anella secundària.

La velocitat d'interconnexió entre els nous equips que tanquen l'anella secundària ha de ser a 25 Gbps amb fibra monomode i transceptors amb suport distàncies mínimes de 5kms.


La connexió dels nous equips amb l'equip de cada node i amb la resta d'equips serà amb transceptors SFP de fibra òptica o coure a 1 Gbps, segons el que correspongui en cada cas.

Els nous equips han d'equipar tants transceptors SFP de 25 Gbps F.O. y de 1 Gbps dels tipus que correspongui com siguin necessaris per mantenir la connectivitat amb la resta de nodes i amb electrònica actual.

(FASE II)

SERVEI DE SISTEMES D'INFORMACIÓ I TELECOMUNICACIONS | Versió 1.2 | 04 .07 .2022

CSV (Codi de verificació Segura)	IV7AWCTOOERKRBJ3VQVSG43SOI	Data i hora	29/08/2022 09:22:30
Normativa	Aquest document incorpora signatura electrònica reconeguda d'acord amb la llei 6/2020, 11 de novembre, reguladora de determinats aspectes dels serveis electrònics de confiança		
Signat per	JUAN PABLO MAGRO MUÑOZ (Cap Servei D'informació I Telecomunicacions)		
Signat per	FERNANDO-JAVIER MORENO VERA (CAP SECCIÓ D'INFRAESTRUCTURES)		
URL de verificació	https://seu.mataro.cat/verifirma/code/IV7AWCTOOERKRBJ3VQVSG43SOI	Pàgina	23/28





Es demanen alguns transceptors més per incidències i futures ampliacions. Tots els transceptors SFP estaran inclosos en el projecte.

En el cas que calgui substituir, per incompatibilitat o incidència, algun transceptor d'algun equip actual per realitzar alguna connexió amb els equips nous també estarà inclòs en el projecte.

Els nous equips hauran de suportar IRB (Integrated Routing and Bridging) asymmetric i symmetric i hauran de tenir una configuració basada en BGP + EVPN + VXLAN + IRB + Distributed IP Anycast Gateway , integrant-se amb el IRB , IP Anycast Gateway i ACLs de l'Ajuntament. També s'hauran de configurar les mateixes polítiques de QoS.


Aquesta configuració ha de permetre:

1. Implementar un encaminament dinàmic distribuït substituint la configuració actual de spanning-tree de l'anella secundària . Aquesta configuració ha de proporcionar un temps de convergència inferior a 100 ms en cas de caiguda d'un equip o d'un enllaç físic de l'anella principal. Els protocols emprats han de ser estàndards no propietaris.
2. Que la informació de spanning-tree (BPDU) que els arribi per un port es propagui pels ports que correspongui per permetre que els anells secundaris de spanning-tree segueixin funcionant amb normalitat.
3. Que es mantingui la connectivitat nivell 2 entre equips de la mateixa vlan amb independència de la seva ubicació física. Dos dispositius connectats a la mateixa vlan però separats pels nous equips de routing han de seguir-se veient a nivell 2.
4. Les funcionalitats que proporciona actualment els FWSM dels Cisco6500 com default gateway de l'adreçament de cada vlan, l'encaminament inter vlans i les acls (unes 700) han de migrar-se a cadascun dels nous equips, totes aquestes funcionalitats s'implementaran per mitja de EVPN IRB , distributed ip anycast gateway, routing dinàmic i acls ja que no es disposarà d'un equip extern que faci les funcions d'encaminador i de tallafocs, tots els nous equips hauran d'implementar aquestes funcions.
5. La nova solució ha de permetre capturar y replicar a un port dels nous equips el tràfic de xarxa en temps real de qualsevol vlan i de qualsevol port d'un equip antic o nou amb funcionalitats similars a "port mirror" i "remote span vlan".
6. Es subministraran les llicències necessàries per tots els nous equips del programari CruzOC , implantat durant la Fase I del projecte, que permet una gestió centralitzada per mantenir la configuració de tots els equips
7. S'han de poder configurar polítiques de QoS

(FASE II)

SERVEI DE SISTEMES D'INFORMACIÓ I TELECOMUNICACIONS | Versió 1.2 | 04 .07 .2022

CSV (Codi de verificació Segura)	IV7AWCTOOERKRB3VQVSG43SOI	Data i hora	29/08/2022 09:22:30
Normativa	Aquest document incorpora signatura electrònica reconeguda d'acord amb la llei 6/2020, 11 de novembre, reguladora de determinats aspectes dels serveis electrònics de confiança		
Signat per	JUAN PABLO MAGRO MUÑOZ (Cap Servei D'informació I Telecomunicacions)		
Signat per	FERNANDO-JAVIER MORENO VERA (CAP SECCIÓ D'INFRAESTRUCTURES)		
URL de verificació	https://seu.mataro.cat/verifirma/code/IV7AWCTOOERKRB3VQVSG43SOI	Pàgina	24/28





- El plantejament de la solució ha de contemplar la futura expansió de l'encaminament dinàmic distribuït a la resta d'equips de la xarxa amb commutadors de qualsevol fabricant que respecti els estàndards.

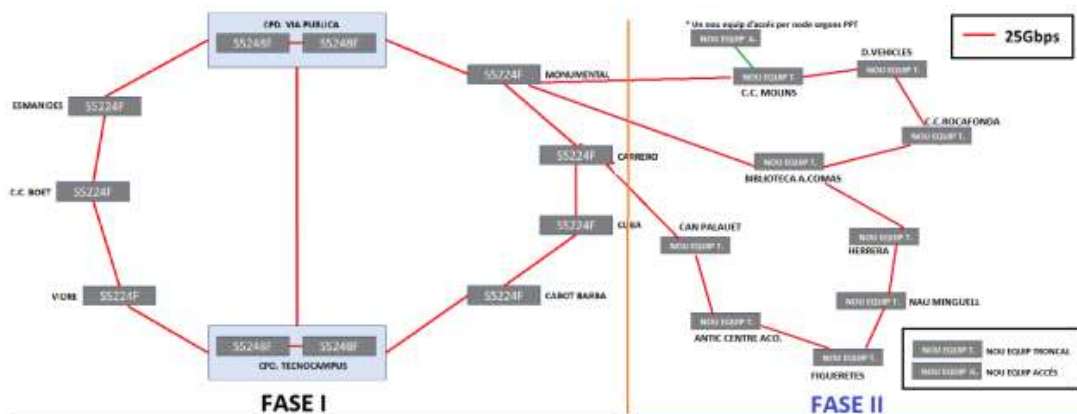


Diagrama simplificat de la Fase I + Fase II del projecte de millora de la xarxa

(FASE II)
SERVEI DE SISTEMES D'INFORMACIÓ I TELECOMUNICACIONS | Versió 1.2 | 04 .07 .2022

CSV (Codi de verificació Segura)	IV7AWCTOOERKRB3VQVSG43SOI	Data i hora	29/08/2022 09:22:30
Normativa	Aquest document incorpora signatura electrònica reconeguda d'acord amb la llei 6/2020, 11 de novembre, reguladora de determinats aspectes dels serveis electrònics de confiança		
Signat per	JUAN PABLO MAGRO MUÑOZ (Cap Servei D'informació I Telecomunicacions)		
Signat per	FERNANDO-JAVIER MORENO VERA (CAP SECCIÓ D'INFRAESTRUCTURES)		
URL de verificació	https://seu.mataro.cat/verifirma/code/IV7AWCTOOERKRB3VQVSG43SOI	Pàgina	25/28





6 Serveis, instal·lació, configuració, formació, garantia i suport de la solució.


Aquest projecte és claus en mà, serà obligació de l'adjudicatari:

1. Presentar, a l'inici del projecte, una memòria tècnica complerta del projecte que tingui en compte tots els aspectes plantejats al plec:
 - a. Descripció tècnica detallada dels equips oferts amb DataSheet oficial del fabricant on consti clarament l'acompliment de cadascuna de les característiques tècniques mínimes sol·licitades.
 - b. Esquema gràfic de la configuració proposada i memòria tècnica escrita detallada amb el detall de la solució a implantar, configuracions, serveis, proposta de calendari, personal assignat al projecte, etc ...
 - c. Graella amb la configuració detallada d'equips, tipus, marca i model de cadascun, mòduls, components, programari, material auxiliar, etc ...
2. Executar totes les feines un cop validada la memòria tècnica, fins a tenir tot el sistema de operatiu. Estaran incloses totes les feines i material que sigui necessari, de qualsevol tipus, per posar en marxa la nova solució (cablejat, estris i material auxiliar que calgui). Si hi ha alguna tasca que comporta aturada de servei, aquesta serà executada fora de l'horari laboral sense cost addicional, consensuant data i hora amb els tècnics municipals.
3. Realitzar formació tècnica i d'usuari final del sistema als tècnics municipals.
4. Documentar totes les feines i generar un document digital o "As-built"
5. Suport oficial del fabricant de tot el sistema durant un mínim de 4 anys des de la posada en marxa del mateix en modalitat 8x5xNBD (Horari d'oficina, de dilluns a divendres amb resolució màxima el següent dia laborable). Tot el maquinari i programari ha d'estar cobert amb les actualitzacions i suport oficial dels fabricants. Es realitzarà el suport remot de tota la solució durant els primers 4 anys de funcionament i l'escal·lat d'averies al fabricant. Igualment tots els equips, garanties i suport del fabricant seran accessibles directament pels tècnics municipals i constaran en el perfil web del fabricant amb la compte de l'Ajuntament que es crearà, si no existeix, sota sistemes@ajmataro.cat

Serà requeriment imprescindible, per l'adjudicatari, entregar la memòria tècnica descrita en el punt 6.1 d'aquest plec com a primer treball d'aquest contracte. La no presentació d'aquesta memòria o que aquesta sigui insuficient o que no compleixi els requeriments tècnics descrits suposaran la resolució del contracte i l'aplicació de la corresponent penalització.

(FASE II)
SERVEI DE SISTEMES D'INFORMACIÓ I TELECOMUNICACIONS | Versió 1.2 | 04 .07 .2022

CSV (Codi de verificació Segura)	IV7AWCTOOERKRB3VQVSG43SOI	Data i hora	29/08/2022 09:22:30
Normativa	Aquest document incorpora signatura electrònica reconeguda d'acord amb la llei 6/2020, 11 de novembre, reguladora de determinats aspectes dels serveis electrònics de confiança		
Signat per	JUAN PABLO MAGRO MUÑOZ (Cap Servei D'informació I Telecomunicacions)		
Signat per	FERNANDO-JAVIER MORENO VERA (CAP SECCIÓ D'INFRAESTRUCTURES)		
URL de verificació	https://seu.mataro.cat/verifirma/code/IV7AWCTOOERKRB3VQVSG43SOI	Pàgina	26/28





7 Annex 1. Taula de connexions d'equips

Aquesta taula serveix per entendre la connexió dels nous equips amb els actuals de Cisco i valorar les configuracions i serveis.

Equip actual :	Equip existent que tanca l'anella principal de fibra òptica actualment.
Port equip actual :	Port de l'equip que es fa servir.
Equip nou :	Equip nou que substituirà a l'equip actual. Estan en gris per que s'haurà de decidir quins es faran servir.
Port equip nou :	Port de l'equip nou que es farà servir per substituir l'actual connexió o per fer una de nova.
Transceivers Gbps :	Indica els Gbps dels nous transceivers que es faran servir en aquesta connexió.
Tipus Coure/F.O. :	Indica si en aquesta connexió es farà servir connexió Coure o F.O.
Tipus de fibra òptica :	En el cas de que la connexió sigui de F.O. indica si aquesta serà monomode o multimode.
Connexió a :	Indica si aquesta connexió es farà directament contra altre commutador o a panell de connexions.
Equip al que dona connectivitat :	Equip al que es dona connectivitat amb aquesta connexió.
Port de l'equip connectat :	Port de l'equip al que es dona connectivitat es farà servir en aquesta connexió. Si hi son en gris es per que actualment aquesta encara no existeix.

Les X indiquen que no aplica.

A la columna "Transceivers Gbps" existeixen quatre connexions amb ports de coure 100Mbps, en al cas que sigui possible establir un enllaç a 100Mbps amb els nous SFP de 1Gbps de coure, aquestes quatre connexions es faran amb els nous equips, si no fos possible es deixarien temporalment a l'equip antic.


A la llista de SFP que es demanen a aquest document s'han inclòs alguns SFPs addicionals per incidències i ampliacions:

SFP (10/100/1000) Coure	5
SFP (1Gbps) multimode	12
SFP (1Gbps) monomode	24
SFP (25Gbps) monomode	25

(FASE II)

SERVEI DE SISTEMES D'INFORMACIÓ I TELECOMUNICACIONS | Versió 1.2 | 04 .07 .2022

CSV (Codi de verificació Segura)	IV7AWCTOOERKRB3VQVSG43SOI	Data i hora	29/08/2022 09:22:30
Normativa	Aquest document incorpora signatura electrònica reconeguda d'acord amb la llei 6/2020, 11 de novembre, reguladora de determinats aspectes dels serveis electrònics de confiança		
Signat per	JUAN PABLO MAGRO MUÑOZ (Cap Servei D'informació I Telecomunicacions)		
Signat per	FERNANDO-JAVIER MORENO VERA (CAP SECCIÓ D'INFRAESTRUCTURES)		
URL de verificació	https://seu.mataro.cat/verifirma/code/IV7AWCTOOERKRB3VQVSG43SOI	Pàgina	27/28





Tipus enllaç	Unitats	Seu	Equip nou Descripció	Equip Cisco Origen Descripció	Interfaz	Tipus enllaç	Equip Cisco Destí Descripció	Interfaz	Tipus enllaç
LX 1000	2	Molins	IRB 1	SW_CC_MOLINS_PB_1_C3560					
LX 25G	2	Molins	IRB 1	SW_CC_MOLINS_PB_1_C3560	Gi0/52	1000BaseLX SFP	SW_DIPOSIT_PB_1_C3560	Gi0/26	1000BaseLX SFP
LX 25G	2	Molins	IRB 1	SW_CC_MOLINS_PB_1_C3560	Gi0/51	1000BaseLX SFP	SW_MONUMENTAL_C3750G	Gi1/0/3	1000BaseLX SFP
TX 10/100/1000	1	Molins	IRB 1	SW_CC_MOLINS_PB_1_C3560	Gi0/22	10/100/1000BaseTX	SW_CC_MOLINS_P1_AULA (8 puertos)	Gi0/1	10/100/1000BaseTX
LX 1000	2	Diposit Vehicles	IRB 2	SW_DIPOSIT_PB_1_C3560					
LX 25G	2	Diposit Vehicles	IRB 2	SW_DIPOSIT_PB_1_C3560	Gi0/25	1000BaseLX SFP	SW_CC_ROCAFONDA_PB_2_C2960X	Gi1/0/26	1000BaseLX SFP
TX 10/100/1000	1	Diposit Vehicles	IRB 2	SW_DIPOSIT_PB_1_C3560	Gi0/24	10/100/1000BaseTX	SW_DIPOSIT_PB_2_C2950C	Fa0/24	100BaseTX
LX 1000	2	Diposit Vehicles	IRB 2	SW_DIPOSIT_PB_1_C3560	Gi0/27	1000BaseLX SFP	SW_MANTENIMENT_PB_2_C3560	Gi0/49	1000BaseLX SFP
LX 1000	2	Rocafonda	IRB 3	SW_CC_ROCAFONDA_PB_2_C2960X					
LX 25G	2	Rocafonda	IRB 3	SW_CC_ROCAFONDA_PB_2_C2960X	Gi1/0/25	1000BaseLX SFP	SW_BI_ANTI_COMAS_S1_2_C3560G	Gi0/27	1000BaseLX SFP
LX 1000	2	Rocafonda	IRB 3	SW_CC_ROCAFONDA_PB_2_C2960X	Gi1/0/27	1000BaseLX SFP	SW_CAN_NOE_PB_A2_1_C2960X	Gi1/0/25	1000BaseLX SFP
SX 1000	2	Rocafonda	IRB 3	SW_CC_ROCAFONDA_PB_2_C2960X	Gi1/0/28	1000BaseSX SFP	SW_CC_ROCAFONDA_PB_1_C3560	Gi0/1	1000BaseSX SFP
LX 1000	2	Rocafonda	IRB 3	SW_CC_ROCAFONDA_PB_1_C3560	Gi0/2	1000BaseLX SFP	SW_CAN_NOE_2_C2960S_48P	Gi1/0/52	1000BaseLX SFP
LX 1000	2	BantoniComes	IRB 4	SW_BI_ANTI_COMAS_S1_2_C3560G					
SX 1000	2	BantoniComes	IRB 4	SW_BI_ANTI_COMAS_S1_2_C3560G	Gi0/24	10/100/1000BaseTX	SW_BI_ANTI_COMAS_S1_1_C3560G	Gi0/48	10/100/1000BaseTX
LX 1000	2	BantoniComes	IRB 4	SW_BI_ANTI_COMAS_S1_2_C3560G	Gi0/25	1000BaseLX SFP	SW_CAN_GASSOL_PB_1_C3560	Gi0/1	1000BaseLX SFP
LX 25G	2	BantoniComes	IRB 4	SW_BI_ANTI_COMAS_S1_2_C3560G	Gi0/26	1000BaseLX SFP	SW_HERRERA_PB_1_C3524	Gi0/2	1000BaseLX SFP
LX 25G	2	BantoniComes	IRB 4	SW_BI_ANTI_COMAS_S1_2_C3560G	Gi0/28	1000BaseLX SFP	SW_MONUMENTAL_C3750G	Gi1/0/4	1000BaseLX SFP
SX 1000	2	BantoniComes	IRB 4	SW_BI_ANTI_COMAS_S1_1_C3560G	Gi0/47	10/100/1000BaseTX	SW_BI_ANTI_COMAS_S1_C3560G_24P	Gi0/24	10/100/1000BaseTX
		Herrera		SW_HERRERA_PB_1_C3524	Gi0/1	1000BaseSX SFP	SW_HERRERA_P1_2_C2960_24P	Gi0/2	1000BaseSX SFP
		Herrera		SW_HERRERA_PB_1_C3524	Fa0/24	100BaseTX/FX	SW_HERRERA_PB_2_C2950	Fa0/24	100BaseTX
		Herrera		SW_HERRERA_PB_1_C3524	Fa0/23	100BaseTX/FX	SW_HERRERA_PB_3_C2950	Fa0/24	100BaseTX
		Herrera		SW_HERRERA_PB_1_C3524	Fa0/22	100BaseTX/FX	SW_HERRERA_PB_4_C2924C	Fa0/22	100BaseTX/FX
		Herrera		SW_HERRERA_PB_1_C3524	Fa0/18	100BaseTX/FX	SW_HERRERA_PB_5_C2960	Gi0/3	10/100/1000BaseTX
		Herrera		SW_HERRERA_PB_1_C3524	Fa0/17	100BaseTX/FX	SW_HERRERA_PB_6_C2960	Gi0/1	10/100/1000BaseTX
TX 10/100/1000	1	Herrera	IRB 5	SW_HERRERA_P1_2_C2960_24P	Fa0/24	10/100BaseTX	SW_HERRERA_P1_1_C2950C	Fa0/24	100BaseTX/FX
TX 10/100/1000	1	Herrera	IRB 5	SW_HERRERA_P1_2_C2960_24P	Fa0/2	10/100BaseTX	SW_HERRERA_P1_3_C3560	Gi0/48	10/100/1000BaseTX
LX 25G	2	Herrera	IRB 5	SW_HERRERA_P1_2_C2960_24P	Gi0/1	1000BaseLX SFP	SW_NAU_MINGUEL_3560G_48P	Gi0/50	1000BaseLX SFP
SX 1000	2	Herrera	IRB 5	SW_HERRERA_P1_3_C3560	Gi0/49	1000BaseSX SFP	SW_HERRERA_S1_2_3560G	Gi0/49	1000BaseSX SFP
		Herrera		SW_HERRERA_S1_2_3560G	Gi0/48	10/100/1000BaseTX	SW_HERRERA_S1_1_C3548	Fa0/47	100BaseTX/FX
		Herrera		SW_HERRERA_S1_2_3560G	Gi0/5	10/100/1000BaseTX	SW_HERRERA_S1_A10_C2950	Gi0/1	10/100/1000BaseTX
		Herrera		SW_HERRERA_S1_2_3560G	Gi0/4	10/100/1000BaseTX	SW_HERRERA_S1_A6_C3560	Fa0/48	10/100BaseTX
		Herrera		SW_HERRERA_S1_A10_C2950	Fa0/6	100BaseTX	SW_HERRERA_S2_A10_12P_2960C	Gi0/1	10/100/1000BaseTX
LX 1000	2	Nau Minguell	IRB 6	SW_NAU_MINGUEL_3560G_48P					
LX 25G	2	Nau Minguell	IRB 6	SW_NAU_MINGUEL_3560G_48P	Gi0/49	1000BaseLX SFP	SW_FIGUERETES_PB_1_C3560	Gi0/1	1000BaseLX SFP
LX 1000	2	Figueretes	IRB 7	SW_FIGUERETES_PB_1_C3560					
LX 25G	2	Figueretes	IRB 7	SW_FIGUERETES_PB_1_C3560	Gi0/2	1000BaseLX SFP	SW_ACOLLIDA_PB_C2960G	Gi0/47	1000BaseLX SFP
LX 1000	2	CC Acollida	IRB 8	SW_ACOLLIDA_PB_C2960G					
LX 25G	2	CC Acollida	IRB 8	SW_ACOLLIDA_PB_C2960G	Gi0/48	1000BaseLX SFP	SW_CAN_PALAUET_PB_1_C2960G	Gi0/23	1000BaseLX SFP
LX 1000	2	Can Palauet	IRB 9	SW_CAN_PALAUET_PB_1_C2960G					
SX 1000	2	Can Palauet	IRB 9	SW_CAN_PALAUET_PB_1_C2960G	Gi0/22	1000BaseSX SFP	SW_CARRERO_S1_C4507	Gi3/13	1000BaseSX

(FASE II)
SERVEI DE SISTEMES D'INFORMACIÓ I TELECOMUNICACIONS | Versió 1.2 | 04 .07 .2022

CSV (Codi de verificació Segura)	IV7AWCTOOERKRB3JVQVSG43SOI	Data i hora	29/08/2022 09:22:30
Normativa	Aquest document incorpora signatura electrònica reconeguda d'acord amb la llei 6/2020, 11 de novembre, reguladora de determinats aspectes dels serveis electrònics de confiança		
Signat per	JUAN PABLO MAGRO MUÑOZ (Cap Servei D'informació I Telecomunicacions)		
Signat per	FERNANDO-JAVIER MORENO VERA (CAP SECCIÓ D'INFRAESTRUCTURES)		
URL de verificació	https://seu.mataro.cat/verifirma/code/IV7AWCTOOERKRB3JVQVSG43SOI	Pàgina	28/28

